# PATENT ABSTRACTS OF JAPAN

(11)Publication number:

62-239251

(43) Date of publication of application: 20.10.1987

(51)Int.Cl.

G06F 12/14

G06F 1/00

G06F

(21)Application number: 61-082539

(71)Applicant: TOKYO ELECTRIC CO LTD

(22)Date of filing:

10.04.1986

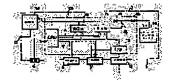
(72)Inventor: KASHIWAGI KYOICHI

## (54) DATA PROCESSOR

### (57)Abstract:

PURPOSE: To delete the data stored in a storage part without fail and to prevent the stealing of the data by interrupting the voltage supply of both from a main electric power source and from a battery for a back-up when a case to store the storage part and a data bus is dismantled.

CONSTITUTION: To a voltage supplying path to a RAM11 from a main electric power source 14 and a battery 18 for a back-up, a contact point 16 released in reaction to the releasing operation of a case 3 is inserted. When the third party removes four screws 21 exposed to a bottom cover 3b of the case 3 and dissolves the bottom cover 3b and a top cover 3a, the contact point 16 is released and therefore, the voltage is not completely supplied from the main electric power source 4 and the battery 18 for the back-up. Thus, important data stored on the RAM11 are delected and it can be prevented without fail that the data are read by the third party.







### ⑩ 日本国特許庁(JP)

⑪特許出願公開

# ⑩ 公 開 特 許 公 報 (A)

昭62 - 239251

@Int Cl.4 G 06 F

識別記号

庁内整理番号

❸公開 昭和62年(1987)10月20日

12/14 1/00 320 101 102 D - 7737 - 5BB-7157-5B G-7157-5B

審査請求 未請求 発明の数 1 (全5頁)

69発明の名称

データ処理装置

创特 顖 昭61-82539

9出 昭61(1986)4月10日

明 70発 者 柏 恭

静岡県田方郡大仁町大仁570番地 東京電気株式会社大仁

工場内

包出 顖 人 東京電気株式会社 東京都目黒区中目黒2丁目6番13号

砂代 理 人 弁理士 鈴江 武彦 外2名

木

88

1. 発明の名称

データ処理装置

#### 2. 特許請求の範囲

データを記憶する記憶部と、この記憶部に対し て少なくともデータの統出動作用の駆動電圧を供 給する主電源と、この主電源からの駆動電圧が遮 断されたとき、前記記憶部に対して記憶保持電圧 を供給するバックアップ用バッテリと、少なくと も前記記憶部とこの記憶部に接続されたデータバ スとを覆うケースと、前記主電源と前記パックア ップ用バッテリとからの前記記憶部への低圧供給 路に介揮され、前記ケースの開放操作に広動して 開放される接点とを確えたことを特徴とするデー ク処理装置。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は、記憶部に記憶された機密性の高いデ - タ に 基 づ い て デ ー タ 処 理 を 実 施 す る デ ー タ 処 理 装置に係わり、特にこれ等を覆うケースが開放さ れたとき記憶部に記憶されているデータが自動的 に消去されるようにしたデータ処理装置に関する。 [従来の技術]

データ処理装置のなかには、各種カードの暗証 番号を符号化したり符号化されコードを解読する ためのパスワード等の機能性の高いデータを記憶 部に記憶させて、このデータに基づきデータ処理 を実施するようにしたものがある。このようなデ 一 夕 処 理 装 置 に お い て は 、 記 憶 部 に 記 憶 さ れ た デ ータは悪意を有する第3者に簡単に読出しされな いような安全対策を講ずる必要がある。

すなわち、記憶部に駆動電圧が供給された状態 でこのデータ装置のケースが開放又は解体される と簡単にデータが読取られてしまう。これを防止 するためにはケースを簡単に解体できないように 例えば部品を含めて一体モールド成型する等の手 段が考えられている。

また、一般に重要なデータを記憶した記憶部に はデータの読出し書込み動作を実行するための駆 動電圧を供給する主電源が何等かの事故にて遊断

### 特開昭62-239251 (2)

[発明が解決しようとする問題点]

しかしながら上記のようなデータ盗難防止対策を採用したデータ処理装置においても次のような問題があった。 すなわち、ケースを簡単に解体できない構成とすると、このデータ処理装置に何等かの故障が発生した場合はケースを解体できないので簡単に点検補佐を実施できない問題がある。

また、ケースを解体するとバックアップ用バッ

動電圧が遮断されたとき、記憶部に対して記憶保 特電圧を供給するバックアップ用バッテリと、少なくとも記憶部とこの記憶部に接続されたデータ バスとを覆うケースとを有したデータ処理装置に おいて、主電源とバックアップ用バッテリとから の記憶部への電圧供給路に、ケースの開放操作に 応動して開放される接点を介押したものである。 [作用]

このように構成されたデーク処理装置であれば、ケースが開放又は解体されると、記憶部に対する主電級とバックアップ用バッテリとからの記憶部への地圧供給路に介揮された接点が開放される。したがって、主電級が投入され駆動電圧が供給されている期間であったとしても、記憶に対する全ての電圧供給は遮断される。

[実施例]

以下本発明の一実施例を図面を用いて説明する。

テリからの記憶保持電圧が遮断される構造であると、たしかに記憶保持電圧は遮断される。しかし、一般にバックアップ川バッテリからの記憶保持電 匠の供給回路と主電線からの駆動電圧の供給回路とは別回路に形成されている。したがって、第3 者が主電源を投入又は供給した状態でケースを解 体した場合は、記憶部のデータは消去されないの で、簡単にデータが読取られてしまう問題があり、 完全なデータ盗難防止対策とはいえない。

本発明はこのような事情に基づいてなされたものであり、その目的とするところは、ケースが解体されると、主電源からとバックアップ用バッテリからとの両方の電圧供給を遮断することによって、記憶部に記憶されたデータを確実に消去でき、完全なデータ盗難防止対策ができ、信頼性を向上できるデータ処理装置を提供することにある。

本発明は、データを記憶する記憶部と、この記憶部に対して少なくともデータの読出動作用の駆動電圧を供給する主電級と、この主電級からの駆

[問題点を解決するための手段]

第2図は実施例のデータ処理装置をクレジット カードシステムにおける暗証番号入力用のキーバ ッドに適用した場合を示す図である。すなわち、 図中1は外部のホストコンピュータに接続された 電子キャッシュレジスタであり、この電子キャッ シュレジスタ1でクレジットカードによる商品登 録も可能である。また、2はデータ処理装置とし てのキーパッドである。このキーパッド2のケー ス3の上面には客が暗缸番号をキー入力するため の置数キー等が配列されたキーボード4が取付け られており、さらにキーポード4に隣接して液体 表示案子等で形成された表示部5が取付けられて いる。さらにケース3の側面には電板スイッチ6 が収付けられている。なお、前記ケース3はキー ボード 4 等が取付けられたトップカバー 3 aと電 成されている。

なお、このキーバッド 2 と電子キャッシュレジスタ 1 との間のデータ伝送はキーバッド 2 の操作性等を考慮して光通信を用いて行なわれる。

第1図はキーパッド2の機略構成を示すプロック図である。 CPU (中央処理装置) 7は各種で 算回路を内蔵して、キーボート4からの入力データに基づいて各種の流算処理を実施する。 そんの で で かい で かい のの 制御 プログラム 等の 固定 データを記憶する 例えば 32 KB (パイト) の に 使 留する パスワード 等の 機密性 の 高い データを 記憶する 例えば 8 KB (パイト) の CM OSで形 成された記憶部としての RAM 11 とを制御する。

また、前記キーボード 4 、前記表示部 5 、外部の電子キャッシュレジスタ 1 と光通信でデータの授受を実施する送受信部 1 2 に接続されたインターフェース 1 3 がデータバス 9 を介して C P U 7 に接続されている。

また、CPU7、ROM10、キーボード4、 表示部5、インターフェース13および送受信部12には充電式バッテリ等で形成された主電源 14から直接駆動落圧Vpが供給される。また、

よび底カバー3 b は、4 個のネジ 2 1 にて共通に 固定されている。そして、各ネジ 2-1 を底カバー 3 b 例からねじ込むように構成されている。した がって、底カバー3 b の表面に露出した各ネジ 2 1 を取外すことにより、このケース3 を開放す ることが可能である。

 この主電級14から逆流防止用の図示極性のダイオード15および接点16を介して駆動電圧 V pがR A M 1 1 の電源端子へ供給される。さらに、主電級14には充電端子17および電源スイッチ6が接続されている。

さらにケース 3 内には、主電源 1 4 から R A M 1 1 に対して供給される駆動電圧 V p が 遮断された場合に、この R A M 1 1 に対して駆動 電圧 V p が り 低い 記憶保持電圧 V H を供給するバックアップ 用バッテリ 1 8 から出力される記憶保持 低圧 V H は 図示極性の ダイオード 1 9 および 前述の 接点 1 6 を介して R A M 1 1 の電源端子へ入力される。

そして、CPU7、ROM10、RAM11、 インターフェース13はPC(印刷配線) 基板 20上に配設されている。

第 3 図はキーバッド 2 の分解組立図である。すなわち、ケース 3 を形成するトップカバー 3 a、ケース 3 内に配設された前述の P C 基板 2 0 、お

- 3 b とを分離すると、突起 2 5 が 可 動 郎 2 3 か - ら 外 れ て、 マイクロ スッチ 2 4 内 に 組 込 まれた 接 点 1 6 が 開 放 される。

このように構成されたキーパッド2を使用した クレジットカードシステムにおいて、まず、キー パッド2の電源スイッチ6を投入すると、主電源 14から駆動電圧Vpが出力され、CPU 7. ROM10, 表示部 5 等の各構成部品に駆動電圧 Vpが供給される。この場合、駆動低圧Vpが記 **遊保持選圧VHより高いので、ダイオード19は** 逆パイアス状態になる。したがって、パックアッ プ川バッテリ18から出力される記憶保持電圧 Vuはダイオード19で遊断される。一方、前述 したようにケース 3 が開放されない限り接点 1 6 は別成されているので、RAM11にはダイオー ド15および接点16を介して主電級14から駆 動む圧VDが供給される。この状態で、キャッシ + - は客の持容したクレジットカードをカードリ ーダ26に挿入して、このクレジットカードに磁 気記録されているカード情報を電子キャッシュレ

## 特開昭62-239251 (4)

ジスタ1に読取らせる。次に客は例えば4桁の暗証番号をキーパッド2のキーボード4の置数キーにてキー入力する。すると、CPU7はキーボード4からキー入力された4桁の暗証番号をROM10の側御プログラムに従って、RAM11に記憶されたパスワード等のデータを用いて行号化する。そして、符号化した暗証番号を光信号に変換して電子キャッシュレジスタ1へ送信する。

符号化された暗証番号を受信した電子キャッシュレジスタ1は読取ったカード情報と暗証番号とでクレジット販売可否を判断する。なお、カード情報と符号化された暗証番号とをオンライン接続された外部のホストコンピュータへ送信して販売可否を問合せるシステムもある。

このように構成されたキーバッド 2 において、 販売休止期間中に電源スイッチ 6 を遮断すると、 主電源 1 4 から各構成部材に対する駆動電圧 V D の供給が停止される。すると、ダイオード 1 9 が

例に限定されるものではない。キーパッド以外の 他の一般のデータ記憶装置にも広く用いることが 可能である。

#### [発明の効果]

以上説明したように本発明によれば、記憶部およびデータバスを収納するケースが解体されると、主電源からとバックアップ用バッテリからとの両方の選圧供給が遮断される。したがって、記憶部に記憶されたデータを確実に消去でき、完全なデータ盗難防止対策ができ、装置全体の信頼性を向上できる。

#### 4. 図面の簡単な説明

第1図は本発明の一実施例に係わるデータ処理 装置を適用したキーパッドを示すプロック図、第 2図は同キーパッドを用いたクレジットカードシステムを示す図、第3図は同キーパッドを示す分 解斜視図、第4図は同キーパッドの要部を示す切 欠断面図である。

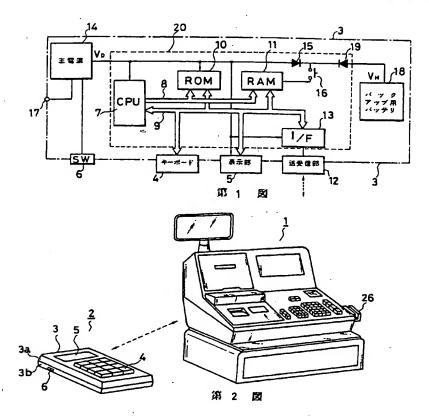
1 … 電子キャッシュレジスタ、 2 … キーパッド (データ処理装置)、 3 … ケース、 4 … キーボー 断方向バイアスとなるので、バックアップ用バッテリ18から記憶保持電圧VHがグイオード19と接点16とを介してRAM11へ供給されるので、ボデータは消去されずに保持される。なお、ダイオード15は逆バイアス状態となるので、記憶保持ではない。また、RAM11はCMOSで形成されており、消費電子のクロップ用バッテリ18の容量は小さくてよい。

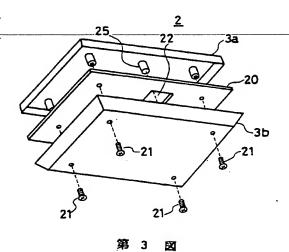
また、第3者がケース3の匠カバー36に露出した4個のネジ21を取去り、匠カバー36ととトップカバー38とを分解すると、接点16が開放されるので、RAM11には主電級14およびバックアップ用バッテリ18から電圧が全く供給されない。その結果、RAM11に記憶されている電要なデータは消去する。したがって、第3者にデータが読取られることを確実に防止できる。

なお、本発明のデータ処理装置は上述した実施

出願人代理人 弁理士 鈴江武彦

# 特開昭62-239251 (5)





23 25 3a 22 20 24 3b

第 4 図